

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-164216

(43)Date of publication of application : 07.07.1988

(51)Int.Cl.

H01L 21/30

G03C 5/00

G03F 7/00

(21)Application number : 61-311506

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 25.12.1986

(72)Inventor : MATSUMOTO NATSUYO  
HASHIMOTO HIDETSUNA

## (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

## (57)Abstract:

**PURPOSE:** To improve a wafer processing efficiency by disposing a plurality of baking plates, independently controlling conveying systems, temperature regulators, wafer contact securing pressure reducing mechanism to bake them to continuously and rapidly bake organic films of different heat resistances or 2 or more organic films at different temperatures and times.

**CONSTITUTION:** When organic films of different heat resistances on a plurality of wafers 14 or a plurality of organic films are baked in a photoetching step to manufacture a semiconductor device, a plurality of baking plates 11 are disposed, conveying systems 13, temperature regulators, and wafer contact securing pressure reducing mechanism are independently controlled to bake them. For example, the temperatures of 3 baking plates 11a, 11b and 11c are set to 100, 100 and 130° C, 60 sec. of the baking plates 11a, 11b and 0 sec. of the baking plate 11c are input to a program 1, and all 60 sec. of the baking plates 11a, 11b and 11c are input to a program II. A wafer 14 coated with first and second resists is exposed, developed, the wafer 14 coated with the first resist is baked by the program 1, and the wafer 14 coated with the second resist is baked by the program II.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-164216

⑪ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)7月7日

H 01 L 21/30  
G 03 C 5/00  
G 03 F 7/003 6 1  
3 0 1G-7376-5F  
7267-2H  
Z-7124-2H

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 半導体装置の製造方法

⑮ 特 願 昭61-311506

⑯ 出 願 昭61(1986)12月25日

⑰ 発 明 者 松 本 夏 代 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

⑱ 発 明 者 橋 本 英 綱 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

⑲ 出 願 人 株式会社東芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 鈴江 武彦 外2名

## 明 細 書

## 1. 発明の名称

半導体装置の製造方法

## 2. 特許請求の範囲

(1) 写真蝕刻工程中、複数のウェハ上の耐熱性の異なる有機膜、又は複数層の有機膜をベーク処理する半導体装置の製造方法において、複数のベーク板を配置し、各々の搬送系、温調、ウェハ密着固定用減圧機構を独立に制御するベーク処理工程を具備することを特徴とする半導体装置の製造方法。

(2) 前記ベーク処理工程が、不要なベーク板上空を通過させるパス機能、及びベーク板上空でウェハを待機させる空中保持機能を持つことを特徴とする特許請求の範囲第1項記載の半導体装置の製造方法。

## 3. 発明の詳細な説明

[ 発明の目的 ]

( 産業上の利用分野 )

本発明は半導体装置の製造方法に関し、特に

写真蝕刻工程中のベーク処理に改良を施したものである。

( 従来の技術 )

周知の如く、半導体製造工程中の写真蝕刻技術ではいかに安定な微細パターンを作るかが問題であり、エッチング用マスクを作成するのに様々な要素について近年特に高いレベルを要求されている。しかし、全てに完全なレジストはなかなか存在しない。そこで不十分な要素を補う為に一部の工程で速うレジストを使用したり、CEL

( Contrast Enhanced Layer ) 等多層プロセスを利用したりしている。また、それに伴い塗布用ノズルの2本有るコーターマシン、現像液用ノズルの2本有るデベロッパーマシンが市販されている。これらは複数種のレジスト膜をラインで使用することを目的としたものである。しかるに、ベーク板は1枚もしくは複数枚有っても搬送系が1個体で共通になっている( 第2図(a), (b) ) なお、同図(a), (b)において1はカバー、2はウェハ、3は搬送系であり、同図(b)は同図(a)の状態からウェハ2

が左方向に搬送された状態を示す。その為、ベーク板が一枚の場合は、ベーク温度・時間が1種類に固定されてしまい、耐熱性の高いレジストのベーク処理後、耐熱性の低いレジストのベーク処理を行おうとすると、ベーク板の温度を変えるのに時間がかかり、スループットが著しく落ちる。一方、ベーク板が複数の場合でも、搬送系が共通なので、ウェハは全てのベーク板上に一定の時間ずつ留らねばならない。従って、上記耐熱性の異なるレジストもしくは、ベーク温度・時間の異なった多層構造の有機膜のベーク処理を行う為には、温度が各々の設定値になるまで待つか、温度毎にラインを設けるかしなければならず、やはり効率が悪い。

#### (発明が解決しようとする問題点)

本発明は上記事情に鑑みてなされたもので、耐熱性の異なる有機膜あるいは2層以上の有機膜のベーク処理を行う際、温度・時間の異なるベーク処理を連続的且つ迅速になし得、ウェハ処理効率を向上し得る半導体装置の製造方法を提供する

ク処理を必要とする写真蝕刻工程に適用するものである。

#### (実施例)

以下、本発明の実施例を第1図を参照して説明する。なお、図においては3枚のベーク板11a~11cが配置され、各々には密閉可能なカバー12a~12cがついており、中は常圧N<sub>2</sub>パージ及び排気されている。なお、図中の13は搬送系、14はウェハである。

#### (実施例1)

まず、3枚のベーク板11a、11b、11cの温度を下記表に示す如く夫々100℃、100℃、130℃に設定した。また、プログラムIにはベーク板11a、11bは夫々60sec、ベーク板11cは0secと入力し、プログラムIIにはベーク板11a~11cは全て60secを入力した。つづいて、OAP処理後第1レジスト(商品名TSMR 8800; 東京応化工業(製))、第2レジスト(商品名OFPR 8000; 東京応化工業(製))を塗布したウェハ14を露光、現像する。そして、

ことを目的とする。

#### [発明の構成]

##### (問題点を解決するための手段)

本発明は、写真蝕刻工程中、複数のウェハ上の耐熱性の異なる有機膜、又は複数層の有機膜をベーク処理する半導体装置の製造方法において、複数のベーク板を配置し、各々の搬送系、温度、ウェハ密着固定用減圧機構を独立に制御するベーク処理工程を具備することを要旨とする。

##### (作用)

本発明においては、まずベーク板の温度をどれか(2枚以上でもよい)使用する事によってベーク処理ができるように適当に設定し、各々のベーク時間をプログラムに入力する。そして、(0秒含む)前の処理ウェハが流れたらプログラムを変更して次の処理ウェハを流す。このように1台のマシンにて連続且つ迅速に処理する事によってウェハ処理効率の向上を図り、異なる耐熱性を持つレジスト及び2層または3層の有機膜(例えばCELとレジスト)で各々異なるベーク

プログラムIで第1レジストを塗布したウェハ14を、プログラムIで第2レジストを塗布したウェハ14をベーク処理した。次いで、処理の終了したウェハ14は次工程があていれば速やかに次工程へ搬送し、耐熱性の異なる2種類のレジストのポストベークを連続的に処理した。

		ベーク板11a	ベーク板11b	ベーク板11c
実施例1	第1レジスト	100℃	100℃	130℃
		60 sec	60 sec	0 sec
	第2レジスト	60 sec	60 sec	60 sec
実施例2	第2レジスト	100℃	110℃	110℃
		20 sec (10 sec待機)	30 sec	30 sec
	CEL	45 sec	5 sec	5 sec

上記実施例1によれば、ベーク板11a~11cの枚数分の種類の温度が設定でき、プログラムを変えることによりそれぞれのベーク時間を変え、複数種類のベーク処理を連続的かつ迅速に行える。

特開昭63-164216(3)

従って、温度変更にかかる時間を省くことができる。例えば、耐熱性の異なるレジストについては、実施例1に示したように、レジストによって温度・時間を変える必要があり、その度ごとにベーク板の温度を設定し直すと、第3図の昇温特性に示した様に時間がかかり、(降温時には、より多くの時間を要する)マシンの稼働率がダウンする。しかし実施例1ではあらかじめ温度の異なるベークポジションを用意してあるので、耐熱性の異なるレジストが連続的にきても効果的にベーク処理可能となり、ウェハ処理効率向上及び1台で複数種類をこなすというマシン効率の向上が可能である。

#### (実施例2)

まず、3枚のベーク板11a~11cの温度を夫々上記表に示す如く夫々100℃、110℃、110℃に設定した。また、プログラムⅢにはベーク板11aは20sec、ベーク板11b、11cは夫々30secと入力し、プログラムⅣにはベーク板11aは45sec、ベーク板11bは5sec、

ベーク板11cは5secと入力した。つづいて、OAP処理後前記第2レジストを塗布したウェハをプログラムⅢでベーク処理し、すぐCELを塗布し、プログラムⅣでベーク処理を行なった。その後、露光、現像を行なった。ここで、次ポジションにウェハがつまっている時はそのポジションのベーク板上空で待機する。このようにしてベーク温度・時間の異なる多層有機膜のベーク処理を実行した。

上記実施例2によれば、CEL、オーバーコート等とレジストの組合わせによる多層プロセスにおいても同様となり、今後の複雑なレジストプロセスに対応可能なマシンとなる効果を有する。なお、実施例2に示した空中待機中のウェハに対する温度影響はN<sub>2</sub>パージ及び排気している為、130℃のベーク板5m上空での5min待機で、ウェハの温度40℃となり、影響無しと言える。なお、上記実施例1、2において上記パターンのプロファイルは通常のベーク条件時と差はなく良好であった。

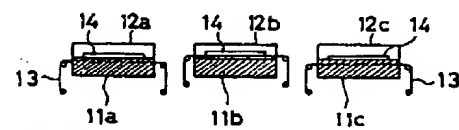
#### [ 発明の効果 ]

以上詳述した如く本発明によれば、耐熱性の異なる有機膜あるいは複数層の有機膜のベーク処理の際、温度・時間の異なるベーク処理を連続的かつ迅速になし得、ウェハ処理効率を向上し得る半導体装置の製造方法を提供できる。

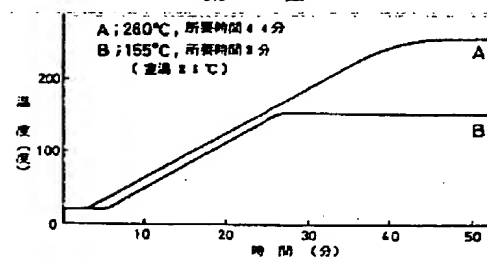
#### 4. 図面の簡単な説明

第1図は本発明の一実施例に係るベーク処理工程の説明図、第2図(a)、(b)は夫々従来法に係るベーク処理工程の説明図、第3図は本発明法に係るベーク板の昇温特性図である。

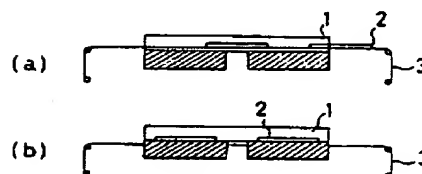
11a~11c...ベーク板、12a~12c...ウェハ、13...搬送系。



第1図



第3図



第2図

出願人代理人 井理士 鈴江 武彦